

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-274547

⑪ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)11月8日

B 41 J 2/00
2/525
H 04 N 1/40
5/76

A 6940-5C
B 6957-5C
7612-2C
7612-2C B 41 J 3/00

Y
B

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 印写装置

⑮ 特 願 平1-97168

⑯ 出 願 平1(1989)4月17日

⑰ 発 明 者 中 島 久 典 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑲ 代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

印写装置

2. 特許請求の範囲

印画メカニズムと、印画部と、印画処理部と、映像信号入力手段と、水平および垂直同期信号入力手段と、前記映像信号を量子化するためのアナログデジタル変換器(以後、A/D変換器)と、前記映像信号量子化後のデジタルデータを格納するためのラインメモリと、サンプリングデータの直線補間処理部とを具備し、前記ラインメモリに格納されているデジタルデータを、印画部に対応するように前記直線補間処理部において補間することを特徴とする印写装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は主に映像信号を入力源とする記録装置に関する。

[従来の技術]

最近、ビデオ信号をプリントする装置として、カラービデオプリンターが、数多く発表されている。

[発明が解決しようとする課題]

しかし、これらの多くの出力印画サイズは手札サイズ(約110mm×80mm)が主流である。この理由はNTSC方式における情報量の問題が大であった。NTSC方式における水平走査線数は525本であり、このうち有効走査線数は(約90%)の480本である。アスペクト比は4:3なので、水平有効画素数は640画素になる。640×480画素これがNTSC方式における全有効画素である。印画部の記録密度を6画素/mmであるとするれば、印画サイズは107mm×80mmとなる。もちろん印画部の記録密度を下げれば、印画サイズを大きくすることは可能であるが、ビデオプリンターがビクトリアルなイメージを出力することめざすためには6画素/mm程度は必要である。つまり、ビデオプリンターでは印画

特開平2-274547(2)

サイズは一義的に決まってしまうという問題を有していた。

本発明は上記のような問題を解決するもので、その目的とするところは簡便な処理により、印面サイズの変更可能な、または部分拡大可能な記録装置を提供することにある。

〔課題を解決するための手段〕

本発明の記録装置は、印面メカニズムと、印面部と、印面処理部と、映像信号入力手段と、水平および垂直同期信号入力手段と、前記映像信号を量子化するためのA/D変換器と、前記映像信号量子化後のデジタルデータを格納するためのラインメモリと、サンプリングデータの直線補間処理部とを具備し、前記ラインメモリに格納されているデジタルデータを、印面部に対応するように前記直線補間処理部において補間することを特徴とする。

〔実施例〕

本発明を用いたフルカラー階調記録装置を作成した。入力映像信号は、NTSCビデオ信号とし、

ラインヘッドを用い、記録密度は6.0dot/mm、画素数が主走査方向が960個、副走査方向が1280個である。記録画面サイズは約160mm×213mmである。

第1図に本発明によるシステム概略図を示す。1はNTSCビデオ信号、2は同期処理回路、3は復調回路、4はRGB選択回路、5はA/D変換器、6は1ライン480ワードの4ラインメモリ、7は直線補間処理部、8はサンプリングクロック発生部、9はメモリアドレス制御部、10は中央処理部CPU、11はガンマテーブルを有する印面処理部、12は駆動回路を有するラインヘッドである。

入力されたNTSCビデオ信号1は、復調回路3において三原色のRGB信号に分離された後に、RGB選択回路4に入力され、印面順に従って1色ずつ選択された後、A/D変換器5に入力される。たとえば、印面順がイエロー、シアン、マゼンタであるとすれば、色選択はそれぞれの補色であるブルー、レッド、グリーン順になる。一方、

NTSCビデオ信号1は同期処理回路2にも入力され、複合同期及び水平同期信号、垂直同期信号に分離される。水平同期信号と垂直同期信号はCPU10と印面処理部11に入力される。CPU10は水平走査線のサンプリングポイントを水平方向に2dot、垂直方向に480dotサンプリングするように、サンプリングクロック発生部8とメモリアドレス制御部9に、制御信号を送る。サンプリングクロック発生部8はCPU10の制御信号にしたがって、サンプリングクロックを発生させ、A/D変換器5に送る。A/D変換器5においてデジタルデータ化された映像信号は、ラインメモリ6の前2ライン(480ワード×2)にいったん書き込まれる。ラインメモリ6の書込制御信号は、アドレス制御部11により行われる。このときのサンプリングの様子を第2図において△印で示す。直線補間は、ラインメモリ6において格納されている1ライン480dot2ライン分のデータが、1ライン960dot2ライン分のデータとなるように変換する。補間されるデータは第2図

において△、●、○印で示す位置のデータである。

直線補間の一般式を式1に示す。

$$B = A_{ij}(1-\alpha)(1-\beta) + A_{i+1,j}\alpha(1-\beta) + A_{i,j+1}(1-\alpha)\beta + A_{i+1,j+1}\alpha\beta \quad \dots(1)$$

(A_{ij} , $A_{i+1,j}$, ... はサンプリングデータ)

第2図における△印のデータでは、

$$\alpha = 0.5, \beta = 0,$$

$$B1 = (A_{ij} + A_{i+1,j})/2 \quad \dots(2)$$

となり、第2図における●印のデータでは、

$$\alpha = 0, \beta = 0.5,$$

$$B1 = (A_{ij} + A_{i,j+1})/2 \quad \dots(3)$$

となる。同様に、第2図における○印のデータでは、

$$\alpha = 0.5, \beta = 0.5,$$

$$B3 = (A_{ij} + A_{i,j+1} + A_{i+1,j} + A_{i+1,j+1})/4 \quad \dots(4)$$

となる。式2と式3はどちらも1回加算の後1回シフトを行うことにより実現でき、式4は、3回加算の後2回シフトを行うことにより実現できる。どちらも加算器とシフトだけで構成することかできるため非常に、実現は容易である。直線補間処

理部7では、1ライン目の印画においては、式2で示される補間処理を行い、ラインメモリ6の残りの2ライン(480×2=960ワード)に格納する。次の印画ラインにおいては、式3と式4で示される補間処理を行い、やはりラインメモリ6の残りの2ラインに格納する。

このようにして作り出された1ライン960画素の画像データを、印画処理部13において、ガンマ変換後ラインヘッド14のドライバーICに適合するように変換されラインヘッド14に送られ、印画される。このようにして、サンプリングと印画をイエロー、シアン、マゼンタにおいて繰り返して行い全画面の印画を行う。

上記説明では、直線補間処理を全画面に行うことにより、印画サイズを4倍にしているが、印画サイズを変えずに、直線補間処理を部分的に施すことにすれば、部分拡大可能な記録システムとなる。

本実施例では、入力源をNTSC方式複合ビデオ信号信号としたが、RGBコンポーネント信号

でもよく、この場合は復調回路と、同期分離回路は不要になる。EIAJ規格の21ピンマルチコネクタの様に水平及び垂直同期が混合されている場合には、同期分離回路が必要となる。

また実施例中の、直線補間処理部はカスタムIC化しハードウェアとして構成できるが、データベースをCPUが直接リード可能な構成にすれば、ソフト演算によりフィルタ処理を行わせることもできる。このような構成にすればより低価格化することもできる。

本発明では、サンプリングと印画を繰り返す方法について述べているが、フィールドメモリ(フレームメモリ)への置き換えは容易に可能である。

〔発明の効果〕

以上述べたように、本発明によれば簡便な処理により、印画サイズの変更可能な、または部分拡大可能な記録装置を提供できるという効果がある。

4. 図面の簡単な説明

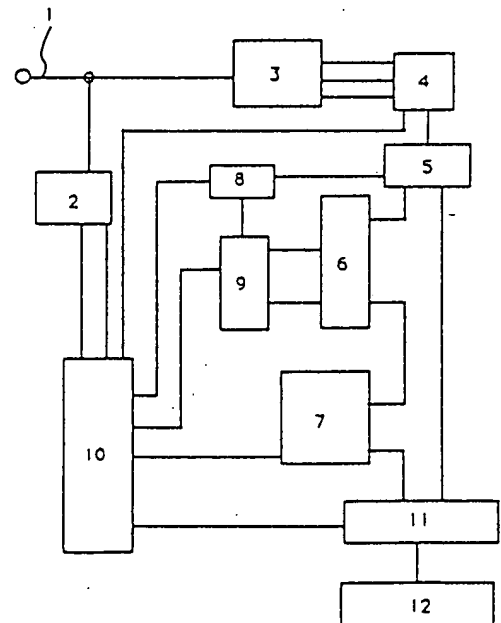
第1図は本発明によるシステムの概略を示すブロック図。

第2図は直線補間説明のための図。

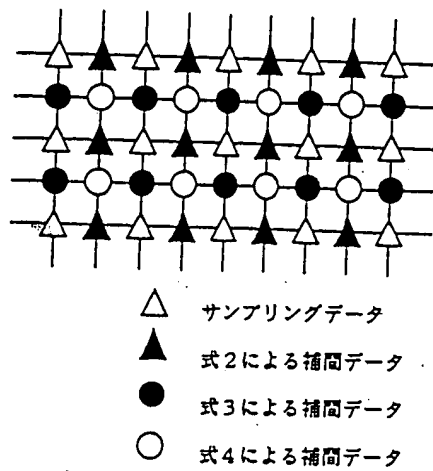
- 1 … 複合ビデオ信号
- 2 … 同期処理回路
- 3 … 復調回路
- 4 … RGB選択回路
- 5 … A/D変換器
- 6 … ラインメモリ
- 7 … 直線補間処理部
- 8 … サンプリングクロック発生回路
- 9 … メモリアドレス制御部
- 10 … CPU
- 11 … 印画処理部
- 12 … ラインヘッド

以上

出願人 セイコーエプソン株式会社
代理人弁理士 鈴木喜三郎(他1名)



第1図



第 2 図